

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭61-296825

⑤ Int.Cl.

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)12月27日

H 04 B 1/10

K-7608-5K

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 信号雑音除去装置

⑯ 特 願 昭60-141033

⑰ 出 願 昭60(1985)6月25日

⑱ 発 明 者 佐 野 彰 長岡京市馬場岡所1番地 三菱電機株式会社京都製作所内
⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号
⑳ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

信号雑音除去装置

2. 特許請求の範囲

電気信号に重畳された雑音成分の重畳区間に相当するパルス巾のパルスを作成する重畳区間検出回路、該重畳区間検出回路の出力をうけ到来する電気信号の上記検出された雑音成分重畳区間の電位を信号補間するための信号補間回路、この補間動作と電気信号上の雑音重畳区間の到来タイミングをマッチングさせるため上記電気信号を所定時間遅延させて上記補間回路に供給する信号遅延回路を有する信号雑音除去装置において、上記信号遅延回路より遅延時間の小さい第2の信号遅延回路、該第2の信号遅延回路により遅延された電気信号が導かれ該電気信号の電位を検出する第1及び第2の電位検出回路を有し、上記重畳区間検出回路が上記パルスを送出する前に電位抽出タイミング用パルスを送出する機能を有し、上記第1及び第2の電位検出回路が該電位抽出タイミング用

パルスを受けてそれぞれ雑音成分重畳区間到来前の電位及び雑音成分重畳区間通過後の電位を抽出し、上記信号補間回路が上記2つの電位と上記パルス巾に基づき電位勾配を演算して上記パルスの到来中上記電気信号を上記演算された電位勾配を持つ信号に置換することを特徴とする信号雑音除去装置。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は電気信号に含まれる雑音を除去する信号雑音除去装置に関する。

(従来の技術)

従来のこの種の信号雑音除去装置としては、第4図に示すものがある。同図において、1は入力端子、2は出力端子、11は高域通過フィルタ、12は信号遅延回路、31は重畳区間検出回路、32は電位ホールド回路である。

次に、この従来装置の動作を第5図に示す波形図を参照して説明する。

入力端子1を通して第5図(a)に示すような電気

信号（例えば、ラジオやVTRにおける音声信号）が入力されると、高域通過フィルタ11は入力された信号Viに含まれる雑音成分（図に、符号Sで示す）を抽出する。この抽出された雑音成分Sを第5図例に示す。この雑音成分Sは重畳区間検出回路31に取込まれ、該重畳区間検出回路31は雑音成分Sが到来すると、雑音成分存在期間すなわち雑音成分の重畳区間をパルス巾とする第5図例に示す如きパルスPを発生して、電位ホールド回路32に送出する。電位ホールド回路32には信号遅延回路14により所定時間t₀だけ遅延された電気信号Viが到来しており、雑音成分重畳部が到来すると、パルスPの発生期間だけ、第5図例に示すように、電気信号Viの電位を一定電位にホールドして、雑音除去された電気信号を出力端子2を通して送出する。

〔発明が解決しようとする問題点〕

このように、従来の装置では、電気信号中の雑音成分重畳区間の間、信号レベルを一定電位に保持するので、電気信号が音声信号であるような場

合には、第4図例に示すように、雑音除去部に大きい歪部Xが残るという問題があつた。

この発明は上記した問題を解消するためになされたもので、電気信号中の雑音成分を、実質上、歪を感ずことなく除去することができる信号雑音除去装置を得ることを目的とする。

〔問題を解決するための手段〕

この発明は上記目的を達成するため、電気信号上の雑音成分重畳区間到来前及び通過後の電位をそれぞれ検出する電位検出回路を設け、信号補間回路により上記2つの電位に基づいて電位勾配を演算させ、電気信号の上記雑音成分重畳区間を、演算された上記電位勾配を持つ信号により置換する構成としたものである。

〔作用〕

この発明では、電気信号の雑音成分重畳区間が、該区間の前後の電位から求めた電位勾配を持つ信号信号により置換されるので、雑音成分除去部の歪率を低歪率にすることができる。

〔実施例〕

第1図はこの発明の一実施例を示したものである。図において、11は高域通過フィルタ、12は遅延時間 τ_1 の第1の信号遅延回路、13は遅延時間 τ_2 （ $\tau_2 < \tau_1$ ）の第2の信号遅延回路、14は重畳区間検出回路である。15は第1の電位検出回路、16は第2の電位検出回路であつて、両電位検出回路には第2の信号遅延回路13の出力が導かれる。17は信号補間回路であつて、第1の信号遅延回路の出力が導かれる。

次に、この装置の動作について、第3図の波形図を参照して説明する。

重畳区間検出回路14は、高域通過フィルタ11が第3図例に示す電気信号Viから抽出した雑音成分S（第3図例）が導かれ、先づ、雑音成分重畳区間に同期して立上り該雑音成分重畳区間に相当するパルス巾 τ_b の第2のパルスP2（第3図例）を発生すると共に該第2のパルスP2の立上りに同期するパルス巾 τ_a （ $\tau_a = \tau_1 - \tau_2$ で、かつ、 $\tau_a > \tau_b$ ）の第1のパルス（タイミング設定パルス）P1（第3図例）を作成する。このパ

ルスは重畳区間検出回路14の内部パルスである。重畳区間検出回路14は、更に、第2のパルスP2の立下りに同期してパルス巾 τ_b の第3のパルスP3を発生する。

上記パルスP1～P3のうち第2のパルスP2は第1の電位検出回路15と第2の電位検出回路16に、第3のパルスP3は信号補間回路17に供給される。第1の電位検出回路15は第2のパルスP2の立上りタイミング時に電気信号Vi上の雑音成分混入前（この実施例では、雑音成分混入直前）の電位Vaを検出し、第2の電位検出回路16は第2のパルスP2の立下りタイミング時に電気信号Vi上の雑音成分区間通過後（この実施例では、通過直後）の電位Vbを検出し、検出された電位VaとVbは信号補間回路17に与えられる。

第2図はこの信号補間回路17の具体的回路構成の一例を示したものであり、電位勾配演算部170、コンデンサC、該コンデンサCの電位Vcを制御するための電位制御部171、スイッ

チS1、S2を具えている。電位勾配演算部170は第2のバースP2及び電位VaとVbを取込んで、電位勾配 $\Delta V / \tau b = (V a - V b) / \tau b$ を演算し、これを電位制御部171に電位制御信号として入力する。電位制御部171はコンデンサCに電荷を注入及び抽出するための電荷注入用電流源17A及び電荷抽出用電流源17Bを有し、上記電位勾配 $\Delta V / \tau b$ が正である場合には、コンデンサCに電荷を上記電位勾配 $\Delta V / \tau b$ に対応する比率で注入し、負である場合にはコンデンサCから電荷を上記比率で抽出して該コンデンサCの電位Vcを直線的に変化させる。スイッチS1とS2は常時はそれぞれオン及びオフされ、第1の信号遅延回路12により時間 $\tau 1$ だけ遅延された電気信号Vi(第3図例)をスイッチS1、バッファBufferを通して送出している。この信号補間回路17に第3のバースP3が到来すると、該バースP3の入力中、スイッチS1はバースP3をインバータinverterにより極性反転した信号によりオフされる

と同時にスイッチS2はバースP3によりオンされ、コンデンサCの電位VcがバッファBufferを通して出力される。

従つて、第3のバースが到来すると、電気信号Viの雑音成分重畳区間が、第3図の図例の場合には、直線的に下降するコンデンサCの電位で第3図例に示すように置換される。

かくして、電気信号Viは、第3図例に示すように、雑音成分Sが除去された上、雑音除去部の歪率の小さい信号に復元され出力端子2から送出される。

なお、上記実施例では、高域フィルタと重畳検出回路とを用いて雑音成分Sの混入時刻と重畳時間を検出するようにしているが、この従の内容を持つ信号がある場合、例えば、磁気テープの記録再生時に発生するドロップアウト信号のような信号がある場合には、これを利用するようにしても同様の効果を得ることができる。

(発明の効果)

この発明は以上説明したように、電気信号の雑

音成分重畳区間を該区間前段の電位から求めた電位勾配を持つ信号により補間する構成としたことにより、雑音成分が混入した電気信号を雑音除去部の歪率を従来に比し大幅に低減して復元することができる。

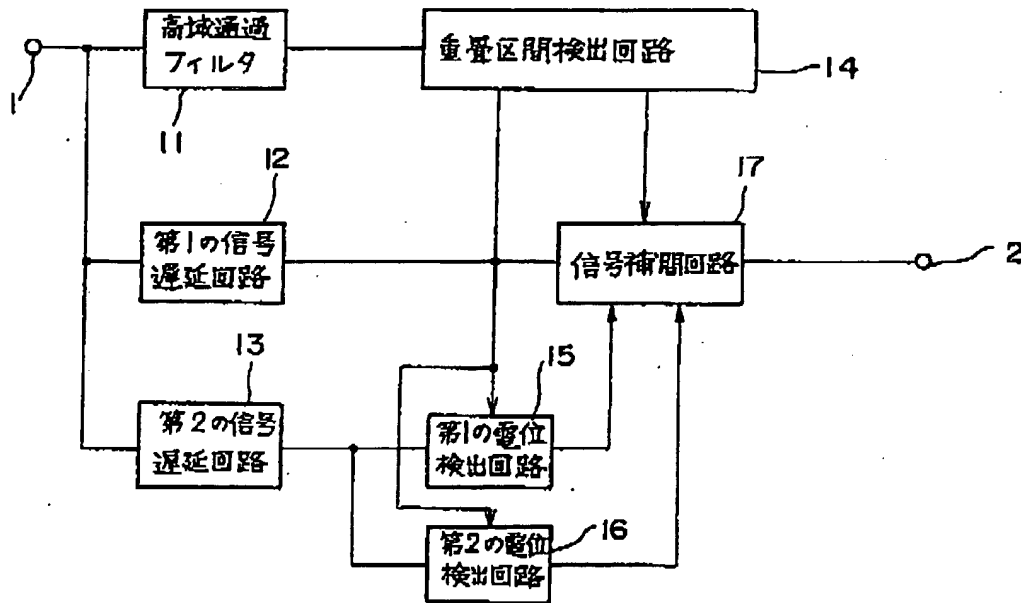
4.図面の簡単な説明

第1図はこの発明の実施例を示すブロック図、第2図は上記実施例における信号補間回路の具体的構成図、第3図は上記実施例の動作を説明するための波形図、第4図は従来の信号雑音除去回路を示すブロック図、第5図は上記従来例の動作を説明するための波形図である。

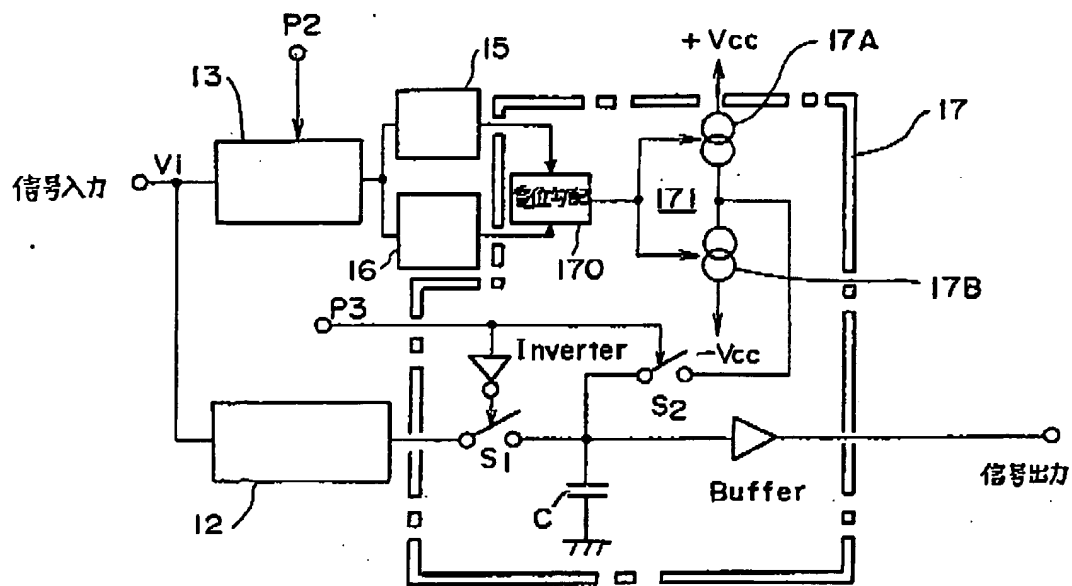
図において、11……高域通過フィルタ、12……第2の信号遅延回路、13……第2の信号遅延回路、14……重畳区間検出回路、15……第1の電位検出回路、16……第2の電位検出回路、17……信号補間回路、170……電位勾配演算部、171……電位制御部。

なお、図中、同一符号は同一または相当部分を示す。

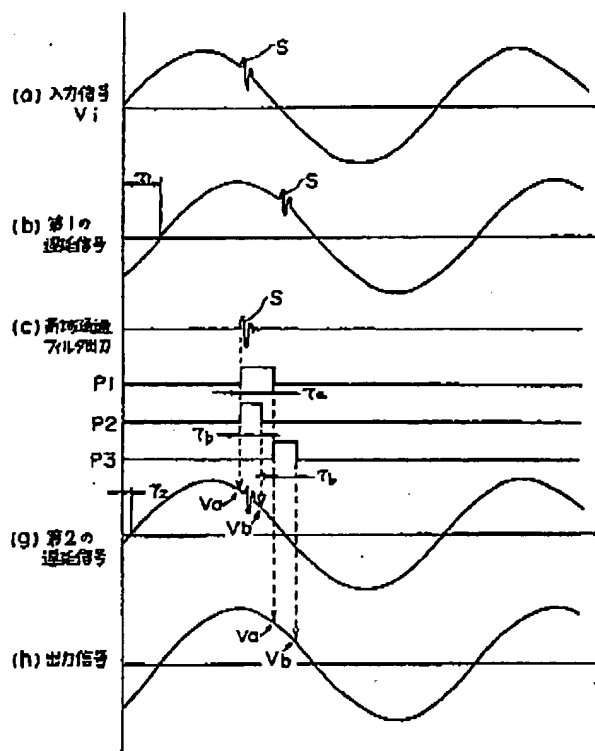
第 1 図



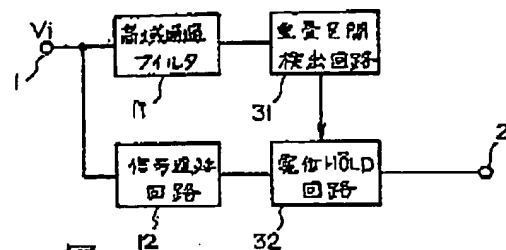
第 2 図



第3図



第4図



第5図

